



インテル最新プロセッサ・アップデートと 対応開発ツールのご紹介

インテル株式会社

ソフトウェア技術統括部

シニア・スタッフ・エンジニア 池井 満

© 2017 Intel Corporation. 無断での引用、転載を禁じます。Intel、インテル、Intel ロゴ、Intel Experience What's Inside、Intel Experience What's Inside ロゴ、Intel Inside、Intel Inside ロゴ、Xeon Xeon Inside、Intel Xeon Phi、Optane、3D XPoint、VTune は、アメリカ合衆国および/またはその他の国における Intel Corporation の商標です。
* その他の社名、製品名などは、一般に各社の表示、商標または登録商標です。

予測に沿った半導体の微細化 ムーアの法則に沿って 製造を続ける

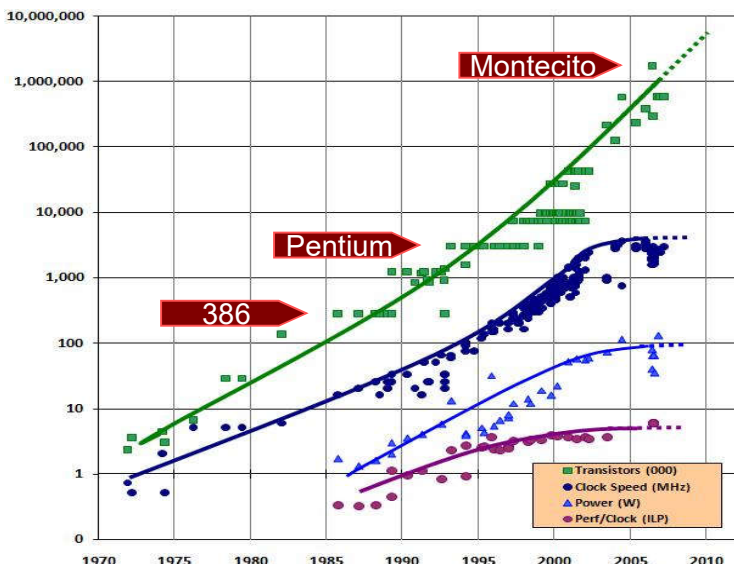
高機能で複雑な新しい製品を、
電力、価格、大きさを制御しながら提供する



© 2017 Intel Corporation. 無断での引用、転載を禁じます。Intel、インテル、Intel ロゴ、Intel Experience What's Inside、Intel Experience What's Inside ロゴ、Intel Inside、Intel Inside ロゴ、Xeon、Xeon Inside、Intel Xeon Phi、Optane、3D XPoint、VTune は、アメリカ合衆国および/またはその他の国における Intel Corporation の商標です。* その他の社名、製品名などは、一般に各社の表示、商標または登録商標です。



プロセッサのメニーコア化の背景



従来: より複雑なチップを利用して単一スレッドのパフォーマンスを向上

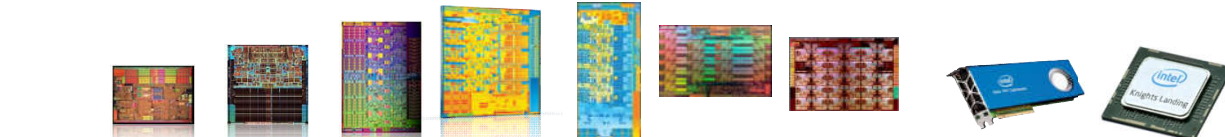
現在: チップあたりのコア数が増加 (GPU、NIC、SoC も統合)

インテルの CPU 動向
(出展: インテル、Wikipedia、K. Olukotun 氏)

© 2017 Intel Corporation. 無断での引用、転載を禁じます。Intel、インテル、Intel ロゴ、Intel Experience What's Inside、Intel Experience What's Inside ロゴ、Intel Inside、Intel Inside ロゴ、Xeon、Xeon Inside、Intel Xeon Phi、Optane、3D XPoint、VTune は、アメリカ合衆国および/またはその他の国における Intel Corporation の商標です。* その他の社名、製品名などは、一般に各社の表示、商標または登録商標です。



より多いコア数. より幅広いベクトル. コプロセッサ 性能を活かすにはすべての並列性を利用することが必要



- Intel® Xeon®
プロセッサ-
64-bit
- Intel® Xeon®
プロセッサ-
5100
シリーズ
- Intel® Xeon®
プロセッサ-
5600
シリーズ
- Intel® Xeon®
プロセッサ-
E5-2600
(Sandy Bridge)
- Intel® Xeon®
プロセッサ-
E5-2600 v2
(Ivy Bridge)
- Intel® Xeon®
プロセッサ-
E5-2600 v3
(Haswell)
- Intel® Xeon®
プロセッサ-
E5-2600 v4
(Broadwell)
- Intel® Xeon Phi™
- Knights Landing

3+ Tflops

コア数	1	2	6	8	12	18	22	61	72
スレッド数	2	2	12	16	24	36	44	244	288
SIMD 幅	128	128	128	256	256	256	256	512	512
	SSE2	SSSE3	SSE4.2	AVX	AVX	AVX2 FMA	AVX2 FMA	IMCI	AVX512

© 2017 Intel Corporation. 無断での引用、転載を禁じます。Intel、インテル、Intel ロゴ、Intel Experience What's Inside、Intel Experience What's Inside ロゴ、Intel Inside、Intel Inside ロゴ、Xeon、Xeon Inside、Intel Xeon Phi、Optane、3D XPoint、VTune は、アメリカ合衆国および/またはその他の国における Intel Corporation の商標です。* その他の社名、製品名などは、一般に各社の表示、商標または登録商標です。



プログラミング方法の再検討 コードモダナイゼーション

- 従来のプログラミングの前提に加えて、最新プロセッサの特徴のSIMD命令のWIDE化やコア数の多数(メニー)化を生かせるように考慮する
- できるだけ、数コアのプロセッサから始まって一貫したモデル、言語、ツールや手法でメニーコアに対応するような手法を用いる
- 開発されたプログラムが持続的な価値を生み出すことができる

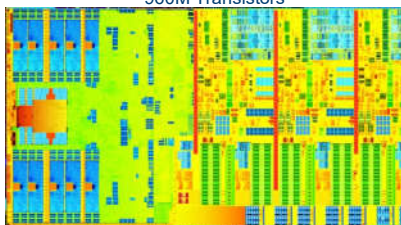
© 2017 Intel Corporation. 無断での引用、転載を禁じます。Intel、インテル、Intel ロゴ、Intel Experience What's Inside、Intel Experience What's Inside ロゴ、Intel Inside、Intel Inside ロゴ、Xeon、Xeon Inside、Intel Xeon Phi、Optane、3D XPoint、VTune は、アメリカ合衆国および/またはその他の国における Intel Corporation の商標です。* その他の社名、製品名などは、一般に各社の表示、商標または登録商標です。



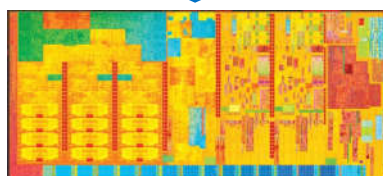
5

14nm は価格と性能を改善

Haswell 2 X 2 (22nm)
960M Transistors



35% 多い
トランジスタ



37%
小さい

Broadwell 2 X 2 (14nm)
1.3B transistors

業界初の14 nm Processor 量産

Broadwell によって:

- トランジスタの密度は2.2倍に
- 最高 40% 優れた3Dグラフィックス¹
- 9mm 未満のファンレス設計も可能

© 2017 Intel Corporation. 無断での引用、転載を禁じます。Intel、インテル、Intel ロゴ、Intel Experience What's Inside、Intel Experience What's Inside ロゴ、Intel Inside、Intel Inside ロゴ、Xeon、Xeon Inside、Intel Xeon Phi、Optane、3D XPoint、VTune は、アメリカ合衆国および/またはその他の国における Intel Corporation の商標です。* その他の社名、製品名などは、一般に各社の表示、商標または登録商標です。



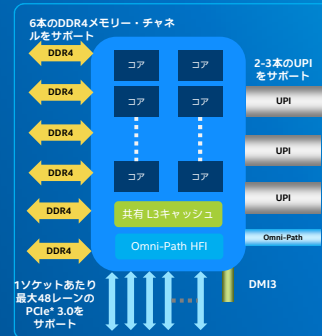
6

この10年で最大規模となるプラットフォームの進化を実現する

インテル® Xeon® スケーラブル・プロセッサ データセンターの再設計

- データセンター向けに強化を施したSkylake コア・マイクロアーキテクチャ
- コアあたり32 DP flops性能を実現するインテル® AVX-512
- キャッシュ階層をデータセンター向けに最適化 - コアごとに1MB L2キャッシュとノンインクルーシブ L3キャッシュ
- 新しいメッシュ・インターコネクト・アーキテクチャ
- 拡張されたメモリー・サブシステム
- 拡張されたIO性能
- 新しいインテル® UltraPath インターコネクト (インテル® UPI)
- インテル® Speed Shift テクノロジー
- セキュリティーおよび仮想化環境を強化 (MBE、PPK、MPX)
- オプションとしてインテル® Omni-Path ファブリック (インテル® OPA)を統合

機能	インテル® Xeon® プロセッサ E5-2600 v4	インテル® Xeon® スケーラブル・プロセッサ
ソケットあたりのコア数	最大 22コア	最大 28コア
ソケットあたりのスレッド数	最大 44 スレッド	最大 56 スレッド
ラストレベル・キャッシュ (LLC)	最大 55 MB	最大 38.5 MB (ノンインクルーシブ)
QPI/UPI 転送速度 (GT/s)	2本のQPI チャンネル @ 9.6 GT/s	最大 3本のUPI @ 10.4 GT/s
PCIe* レーン数 / コントローラー / 転送速度 (GT/s)	40 / 10 / PCIe* 3.0 (2.5、5、8 GT/s)	48 / 12 / PCIe 3.0 (2.5、5、8 GT/s)
搭載可能メモリー	4本のメモリー・チャンネルで、(チャンネルごとに) 最大3本のRDIMM、LRDIMM、または3DS LRDIMMをサポート	6本のメモリー・チャンネルで、(チャンネルごとに) 最大2本のRDIMM、LRDIMM、または3DS LRDIMMをサポート
最大メモリー転送速度	最大 2400 MHz	最大 2666MHz
TDP (W)	55W-145W	70W-205W



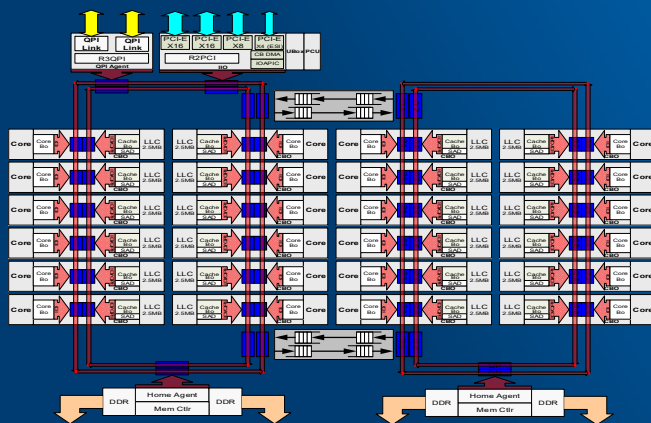
© 2017 Intel Corporation. 無断での引用、転載を禁じます。



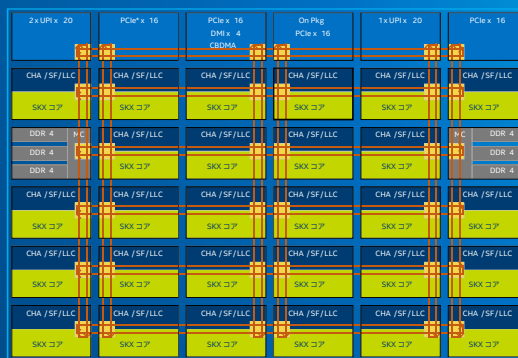
7

新しいメッシュ・インターコネクト・アーキテクチャー

Broadwell EX 24 コアダイ



Skylake-SP 28 コアダイ



CHA - キャッシュおよびホーム・エージェント・スレーブフィルター LLC - Last Level Cache
SKX コア - Skylake サーパーコア UPI - インテル® UltraPath インターコネクト

帯域幅の増加とレイテンシー低減を
担保しながら拡張性を実現

© 2017 Intel Corporation. 無断での引用、転載を禁じます。



8

インテル® アドバンスド・ベクトル・エクステンション 512 (インテル® AVX-512)

- 512 ビット幅ベクトル
- 32 のオペランドレジスター
- 8 の 64b マスク・レジスター
- 組み込みブロードキャスト
- 組み込みラウンディング

マイクロアーキテクチャー	命令セット	SP FLOP / サイクル	DP FLOP / サイクル
Skylake	インテル® AVX-512 & FMA	64	32
Haswell / Broadwell	インテル AVX2 & FMA	32	16
Sandybridge	インテル AVX (256b)	16	8
Nehalem	SSE (128b)	8	4

インテル® AVX-512 の命令の種類

AVX-512-F	AVX-512 基本インストラクション
AVX-512-VL	ベクトル長直交性: 512 以下のベクトルサイズで動作する能力
AVX-512-BW	512 ビットバイト/ワードのサポート
AVX-512-DQ	追加の D/Q/SP/DP の命令 (変換、超越的サポートなど)
AVX-512-CD	コンフリクト検出: 潜在的なアドレス・コンフリクトによるループをベクトル化する際に使用

並列データ処理に強力な命令セット

© 2017 Intel Corporation. 無断での引用、転載を禁じます。



9

メニーコアプロセッサのプログラミング方法

汎用プロセッサのメニーコア化

- Nativeモデルで従来のプログラミング手法
- 汎用プロセッサとまったく同じか？

GPUを演算に使用するGPGPU

- Offload モデルを用いたOpenACC等の比較的新しいプログラミング方法
- 多数のスレッドを前提としたcuda等のプログラム

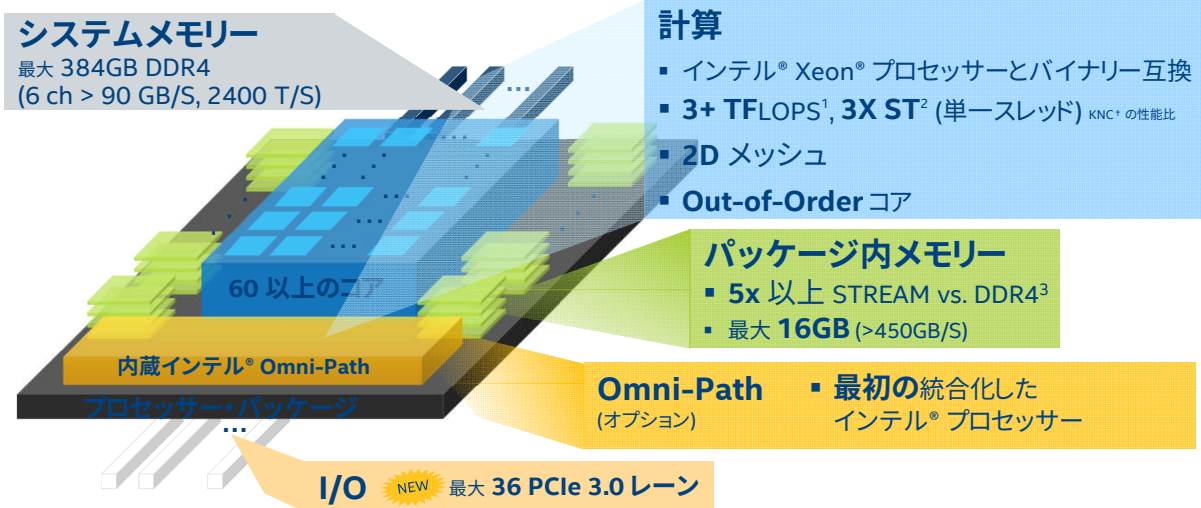
© 2017 Intel Corporation. 無断での引用、転載を禁じます。Intel、インテル、Intelロゴ、Intel Experience What's Inside、Intel Experience What's Inside ロゴ、Intel Inside、Intel Inside ロゴ、Xeon、Xeon Inside、Intel Xeon Phi、Optane、3D XPoint、VTune は、アメリカ合衆国および/またはその他の国における Intel Corporation の商標です。* その他の社名、製品名などは、一般に各社の表示、商標または登録商標です。



10

Knights Landing⁺

本当のブレークスルーに向けての統合的な取り組み

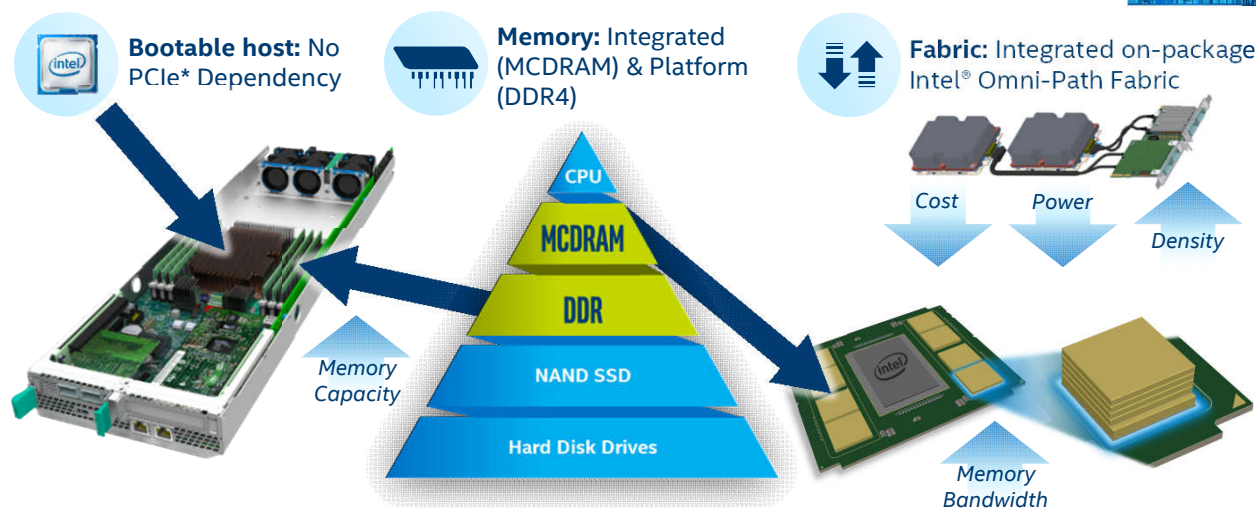


© 2017 Intel Corporation. 無断での引用、転載を禁じます。Intel、インテル、Intel ロゴ、Intel Experience What's Inside、Intel Experience What's Inside ロゴ、Intel Inside、Intel Inside ロゴ、Xeon、Xeon Inside、Intel Xeon Phi、Optane、3D XPoint、VTune は、アメリカ合衆国および/またはその他の国における Intel Corporation の商標です。* その他の社名、製品名などは、一般に各社の表示、商標または登録商標です。 † 開発コード名 11



最大級のチャレンジを速やかに解決




ボトルネックを軽減



© 2017 Intel Corporation. 無断での引用、転載を禁じます。Intel、インテル、Intel ロゴ、Intel Experience What's Inside、Intel Experience What's Inside ロゴ、Intel Inside、Intel Inside ロゴ、Xeon、Xeon Inside、Intel Xeon Phi、Optane、3D XPoint、VTune は、アメリカ合衆国および/またはその他の国における Intel Corporation の商標です。* その他の社名、製品名などは、一般に各社の表示、商標または登録商標です。 12

効果的、スケーラブルで移植が容易なパフォーマンス

次の利点を活用する

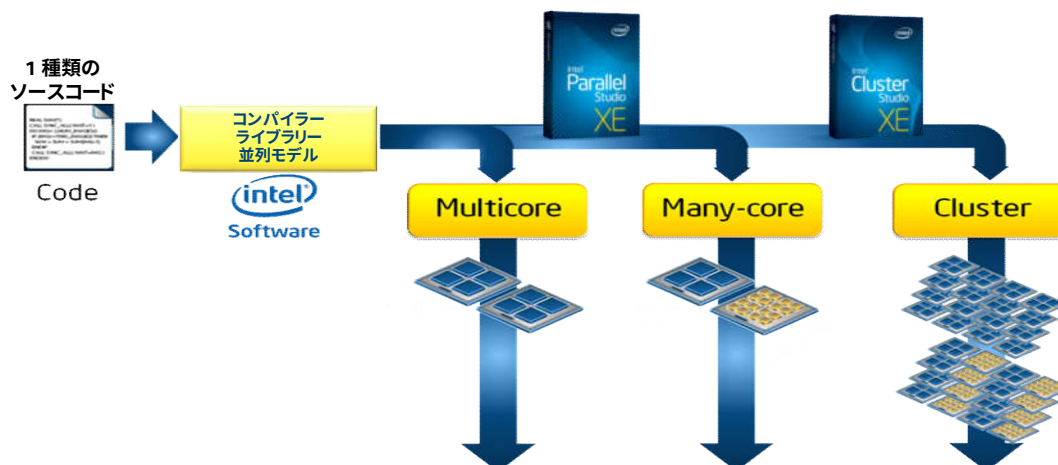
- 1 スレッド、ベクトルとデータ並列 
- 2 広帯域メモリ(オンチップ)や不揮発性メモリ 
- 3 広帯域化が進み、レイテンシが削減されたファブリック 

© 2017 Intel Corporation. 無断での引用、転載を禁じます。Intel、インテル、Intel ロゴ、Intel Experience What's Inside、Intel Experience What's Inside ロゴ、Intel Inside、Intel Inside ロゴ、Xeon、Xeon Inside、Intel Xeon Phi、Optane、3D XPoint、VTune は、アメリカ合衆国および/またはその他の国における Intel Corporation の商標です。* その他の社名、製品名などは、一般に各社の表示、商標または登録商標です。



13

インテル® ソフトウェア開発製品の活用



共通のソースコードから複数のプラットフォームへの対応が可能

© 2017 Intel Corporation. 無断での引用、転載を禁じます。Intel、インテル、Intel ロゴ、Intel Experience What's Inside、Intel Experience What's Inside ロゴ、Intel Inside、Intel Inside ロゴ、Xeon、Xeon Inside、Intel Xeon Phi、Optane、3D XPoint、VTune は、アメリカ合衆国および/またはその他の国における Intel Corporation の商標です。* その他の社名、製品名などは、一般に各社の表示、商標または登録商標です。



14

構想

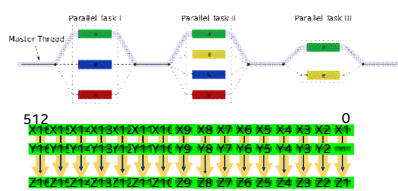
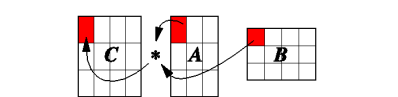
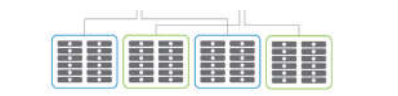
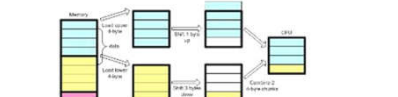
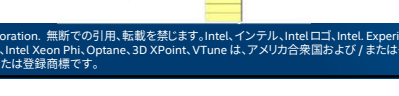
- 数コアのプロセッサから始まって一貫したモデル、言語、ツールや手法でメモリーコアに対応することで、持続的な価値を生み出すことができる。
- アプリケーションは利用できるすべての並列性を活用する。
 - 命令レベル: コアの特徴を知り、考慮
 - データレベル: SIMD 命令を用いるようにベクトル化
 - スレッドレベル: OpenMP* などの標準ツールで並列化
 - クラスターレベル: MPI などの標準ツールで並列化
- 専門家がプロセッサに最適化した標準ライブラリーや言語を利用する。
- ヘテロジニティーまで考慮した最適化を検討する。

© 2017 Intel Corporation. 無断での引用、転載を禁じます。Intel、インテル、Intel ロゴ、Intel Experience What's Inside、Intel Experience What's Inside ロゴ、Intel Inside、Intel Inside ロゴ、Xeon、Xeon Inside、Intel Xeon Phi、Optane、3D XPoint、VTune は、アメリカ合衆国および/またはその他の国における Intel Corporation の商標です。* その他の社名、製品名などは、一般に各社の表示、商標または登録商標です。



15

モダナイズしたコードとは?

何	定義	使用されるツール
 <p>1 スレッド化性能向上</p>	Increase concurrent thread use across coherent shared memory	OpenMP*, Intel® Threading Building Blocks (TBB), Cilk Plus
 <p>2 ベクトル化性能向上</p>	Use many wide-vector (512-bit) instructions	Vector loops, vector functions, array notations
 <p>3 キャッシュ・ブロッキング</p>	Use algorithms to reduce memory bandwidth pressure and improve cache hit rate	Blocking algorithms
 <p>4 ファブリックでの向上</p>	Tune workload to increased node count	MPI
 <p>5 データレイアウト</p>	Optimize data layout for unconstrained performance	AoS→SoA, directives for alignment

© 2017 Intel Corporation. 無断での引用、転載を禁じます。Intel、インテル、Intel ロゴ、Intel Experience What's Inside、Intel Experience What's Inside ロゴ、Intel Inside、Intel Inside ロゴ、Xeon、Xeon Inside、Intel Xeon Phi、Optane、3D XPoint、VTune は、アメリカ合衆国および/またはその他の国における Intel Corporation の商標です。* その他の社名、製品名などは、一般に各社の表示、商標または登録商標です。



16

Technical, Enterprise & Cloud Development

- C++ and Fortran Compilers
- Standards Driven Parallel Programming Models & Libraries
- Performance Profiling for Optimization and Tuning
- Threading & Vectorization Design & Analysis for Performance

Tools

Faster Code Faster

- Powerful Data Analytics, Machine Learning and Scientific Compute Libraries
- Coming Soon – High Performance Python Distribution

17

Intel® Parallel Studio XE

Profiling, Analysis & Architecture	Intel® Inspector Memory & Threading Checking	Intel® Advisor Threading & Vectorization Architecture	Cluster Tools
	Intel® VTune™ Amplifier Performance Profiler	Intel® Trace Analyzer & Collector MPI Profiler	
Performance Libraries	Intel® Data Analytics Acceleration Library Optimized for Data Analytics & Machine Learning	Intel® MPI Library	
	Intel® Math Kernel Library Optimized Routines for Science, Engineering & Financial	Intel® Integrated Performance Primitives Image, Signal & Compression Routines	
	Intel® Threading Building Blocks Task Based Parallel C++ Template Library		
Intel® C/C++ & Fortran Compilers			
Intel® Distribution for Python Performance Scripting			

© 2017 Intel Corporation. 無断での引用、転載を禁じます。Intel、インテル、Intelロゴ、Intel Experience What's Inside、Intel Experience What's Inside ロゴ、Intel Inside、Intel Inside ロゴ、Xeon、Xeon Inside、Intel Xeon Phi、Optane、3D XPoint、VTune は、アメリカ合衆国および/またはその他の国における Intel Corporation の商標です。* その他の社名、製品名などは、一般に各社の表示、商標または登録商標です。

18

Features and Configurations

Intel® Parallel Studio XE 2016



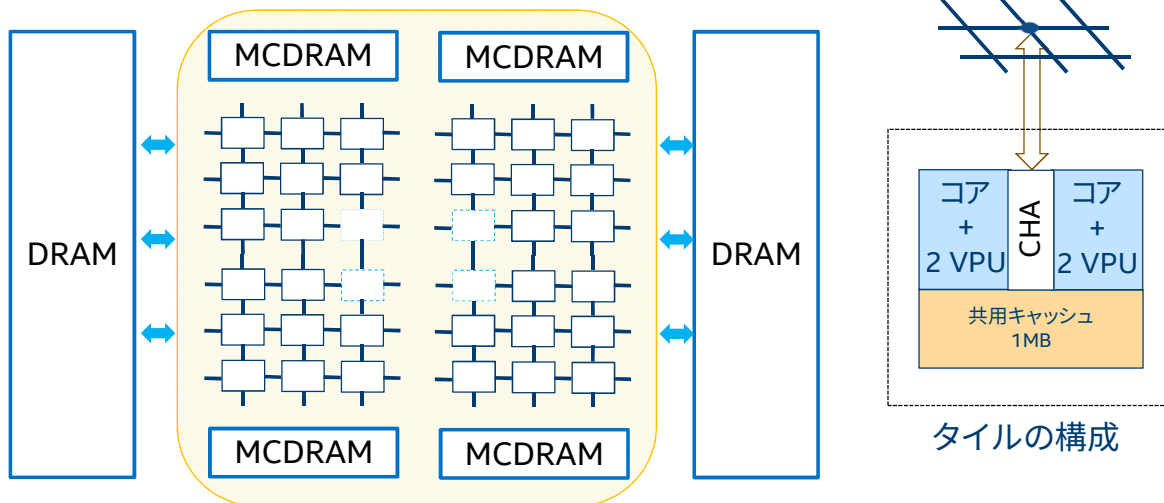
Composer Edition	Professional Edition	Cluster Edition
Intel® C++ Compiler Intel® Fortran Compiler Intel® Data Analytics Acceleration Library Intel® Threading Building Blocks Intel® Integrated Performance Primitives Intel® Math Kernel Library Intel® Cilk™ Plus & Intel® OpenMP*	Intel® C++ Compiler Intel® Fortran Compiler Intel® Data Analytics Acceleration Library Intel® Threading Building Blocks Intel® Integrated Performance Primitives Intel® Math Kernel Library Intel® Cilk™ Plus & Intel® OpenMP*	Intel® C++ Compiler Intel® Fortran Compiler Intel® Data Analytics Acceleration Library Intel® Threading Building Blocks Intel® Integrated Performance Primitives Intel® Math Kernel Library Intel® Cilk™ Plus & Intel® OpenMP*
	Intel® Advisor XE Intel® Inspector XE Intel® VTune™ Amplifier XE	Intel® Advisor XE Intel® Inspector XE Intel® VTune™ Amplifier XE Intel® MPI Library Intel® Trace Analyzer and Collector Intel® Cluster Checker preview (Linux only)
Bundle or Add-on: Rogue Wave IMSL* Library	Add-on: Rogue Wave IMSL* Library	Add-on: Rogue Wave IMSL* Library

Additional configurations including, floating and academic, are available at: <http://intel.ly/perf-tools>

© 2017 Intel Corporation. 無断での引用、転載を禁じます。Intel、インテル、Intel ロゴ、Intel Experience What's Inside、Intel Experience What's Inside ロゴ、Intel Inside、Intel Inside ロゴ、Xeon、Xeon Inside、Intel Xeon Phi、Optane、3D XPoint、VTune は、アメリカ合衆国および/またはその他の国における Intel Corporation の商標です。* その他の社名、製品名などは、一般に各社の表示、商標または登録商標です。



Knights Landing⁺ ブロック図

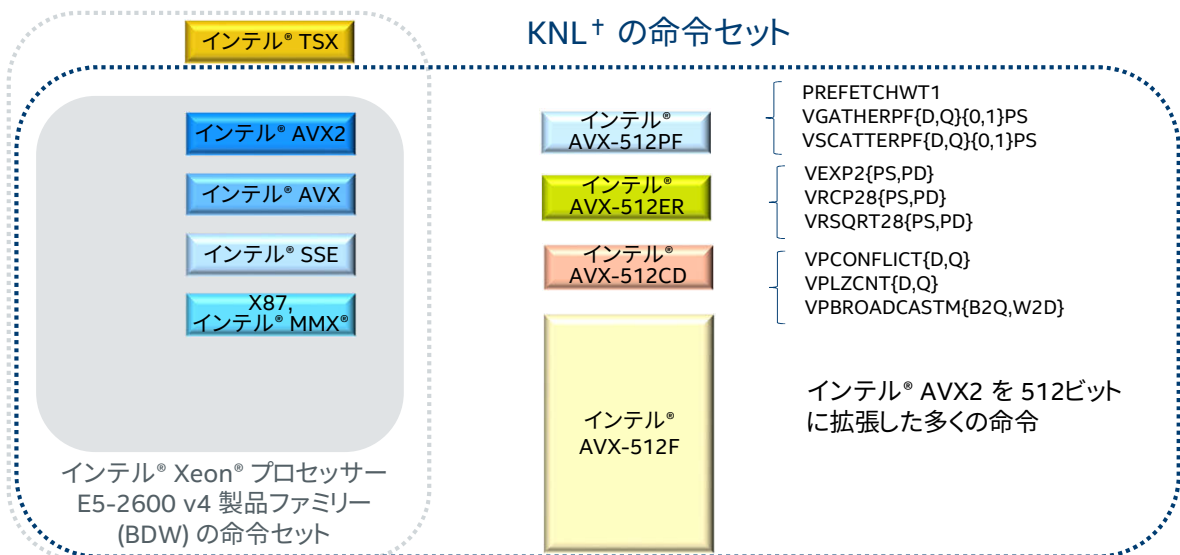


© 2017 Intel Corporation. 無断での引用、転載を禁じます。Intel、インテル、Intel ロゴ、Intel Experience What's Inside、Intel Experience What's Inside ロゴ、Intel Inside、Intel Inside ロゴ、Xeon、Xeon Inside、Intel Xeon Phi、Optane、3D XPoint、VTune は、アメリカ合衆国および/またはその他の国における Intel Corporation の商標です。* その他の社名、製品名などは、一般に各社の表示、商標または登録商標です。

+ 開発コード名



追加された命令セット



© 2017 Intel Corporation. 無断での引用、転載を禁じます。Intel, インテル, Intel ロゴ, Intel, Experience What's Inside, Intel, Experience What's Inside ロゴ, Intel Inside, Intel Inside ロゴ, Xeon, Xeon Inside, Intel Xeon Phi, Optane, 3D XPoint, VTune は、アメリカ合衆国および/またはその他の国における Intel Corporation の商標です。* その他の社名、製品名などは、一般に各社の表示、商標または登録商標です。 † 開発コード名  21

論理レジスタファイルの拡張

汎用レジスタ (32/64)

EAX	RAX
EBX	RBX
ECX	RCX
EDX	RDX
EBP	RBP
ESI	RSI
EDI	RDI
ESP	RSP
R8	
R9	
R10	
R11	
R12	
R13	
R14	
R15	

インテル® MMX® および
浮動小数点レジスタ (64)

MM0/ST0
MM1/ST1
MM2/ST2
MM3/ST3
MM4/ST4
MM5/ST5
MM6/ST6
MM7/ST7

MASKレジスタ (64)

K0
K1
K2
K3
K4
K5
K6
K7

プログラムカウンタ (32/64)

EFLAGS
RIP

インテル® SSE (128)/インテル® AVX (256)/
インテル® AVX (512) レジスタ

XMM0	ZMM0
XMM1	ZMM1
XMM2	ZMM2
XMM3	ZMM3
XMM4	ZMM4
XMM5	ZMM5
XMM6	ZMM6
XMM7	ZMM7
	ZMM16
	ZMM17
	ZMM18
	ZMM19
	ZMM20
	ZMM21
	ZMM22
	ZMM23
XMM15	ZMM24
	ZMM25
	ZMM26
	ZMM27
	ZMM28
	ZMM29
	ZMM30
	ZMM31

© 2017 Intel Corporation. 無断での引用、転載を禁じます。Intel, インテル, Intel ロゴ, Intel, Experience What's Inside, Intel, Experience What's Inside ロゴ, Intel Inside, Intel Inside ロゴ, Xeon, Xeon Inside, Intel Xeon Phi, Optane, 3D XPoint, VTune は、アメリカ合衆国および/またはその他の国における Intel Corporation の商標です。* その他の社名、製品名などは、一般に各社の表示、商標または登録商標です。  22

姫野ベンチマークでの試行

姫野ベンチマークは、理化学研究所情報基盤センターのセンター長である姫野龍太郎氏が非圧縮流体解析コードの性能評価のために考えたもので、ポアソン方程式解法をヤコビの反復法で解く場合に主要なループの処理速度を計るものです

- 非圧縮流体解析のポアソン方程式をヤコビの反復法で解く場合に使用する主要なループの処理速度を測定 (19 点ステンシルコード)
- 単精度の MFLOPS を性能として比較する
- C または Fortran77/90 のソースコードで供給
- クラスターシステム用に MPI が、またマルチプロセッサ用に OpenMP* のものを準備

© 2017 Intel Corporation. 無断での引用、転載を禁じます。Intel、インテル、Intel ロゴ、Intel Experience What's Inside、Intel Experience What's Inside ロゴ、Intel Inside、Intel Inside ロゴ、Xeon、Xeon Inside、Intel Xeon Phi、Optane、3D XPoint、VTune は、アメリカ合衆国および/またはその他の国における Intel Corporation の商標です。* その他の社名、製品名などは、一般に各社の表示、商標または登録商標です。



23

姫野ベンチマーク (<http://accr.riken.jp/supercom/himenobmt/download/mpi-vpp>)

```

279 #pragma omp parallel
shared(a,p,b,c,bnd,wrk1,wrk2,nn,imax,jmax,kmax,omega,gosa)
private(i,j,k,s0,ss,gosal,n)
280 {
281   for(n=0 ; n<nn ; n++){
282     #pragma omp barrier
283     #pragma omp master
284     {
285       gosa = 0.0;
286     }
287     gosal= 0.0;
288     #pragma omp for nowait
289     for(i=1 ; i<imax; i++)
290       for(j=1 ; j<jmax ; j++)
291         for(k=1 ; k<kmax ; k++){
292           s0= MR(a,0,i,j,k)*MR(p,0,i+1,j,k)
293             + MR(a,1,i,j,k)*MR(p,0,i,j+1,k)
294             + MR(a,2,i,j,k)*MR(p,0,i,j,k+1)
295             + MR(b,0,i,j,k)
296             * ( MR(p,0,i+1,j+1,k) - MR(p,0,i+1,j-1,k)
298               - MR(p,0,i-1,j+1,k) + MR(p,0,i-1,j-1,k) )
299             + MR(b,1,i,j,k)
300             * ( MR(p,0,i,j+1,k+1) - MR(p,0,i,j-1,k+1)

```

© 2017 Intel Corporation. 無断での引用、転載を禁じます。Intel、インテル、Intel ロゴ、Intel Experience What's Inside、Intel Experience What's Inside ロゴ、Intel Inside、Intel Inside ロゴ、Xeon、Xeon Inside、Intel Xeon Phi、Optane、3D XPoint、VTune は、アメリカ合衆国および/またはその他の国における Intel Corporation の商標です。* その他の社名、製品名などは、一般に各社の表示、商標または登録商標です。



24

逐次プログラム版のコンパイル

```
$ gcc -g -O2 ../himenoBMTxpa.c -o hime.ser
../himenoBMTxpa.c(279): 警告 #3180: 識別できない OpenMP プラグマです。
#pragma omp parallel
shared(a,p,b,c,bnd,wrk1,wrk2,nn,imax,jmax,kmax,omega,gosa)
private(i,j,k,s0,ss,gosal,n)
      ^
../himenoBMTxpa.c(282): 警告 #3180: 識別できない OpenMP プラグマです。
#pragma omp barrier
...
$ ./hime.ser X1
```

逐次プログラム版の実行

```
$ ./hime.ser X1
Grid-size = X1

mimax = 512 mjmax = 512 mkmax = 1024
imax = 511 jmax = 511 kmax =1023
Start rehearsal measurement process.
Measure the performance in 3 times.

MFLOPS: 601.735307 time(s): 45.059454 6.103516e-05

...

cpu : 44.971282 sec.
Loop executed for 3 times
Gosa : 6.103516e-05
MFLOPS measured : 602.915087
Score based on Pentium III 600MHz using Fortran 77: 7.278067
```


OpenMP* 版のコンパイルと実行

```
$ icc -g -O3 -qopenmp -qopt-streaming-stores always -qopt-streaming-
cache-evict=0 ../himenoBMTxpa.c -o hime.par
$ ./hime.par X1
mimax = 512 mjmax = 512 mkmax = 1024
imax = 511 jmax = 511 kmax =1023
  Start rehearsal measurement process.
  Measure the performance in 3 times.

MFLOPS: 6028.912509 time(s): 4.497306 4.365373e-04

...

cpu : 58.707601 sec.
Loop executed for 40 times
Gosa : 4.255282e-04
MFLOPS measured : 6157.945238
Score based on Pentium III 600MHz using Fortran 77: 74.335408
```

© 2017 Intel Corporation. 無断での引用、転載を禁じます。Intel、インテル、Intel ロゴ、Intel Experience What's Inside、Intel Experience What's Inside ロゴ、Intel Inside、Intel Inside ロゴ、Xeon、Xeon Inside、Intel Xeon Phi、Optane、3D XPoint、VTune は、アメリカ合衆国および/またはその他の国における Intel Corporation の商標です。* その他の社名、製品名などは、一般に各社の表示、商標または登録商標です。



27

性能解析ツールの実行 (インテル® VTune™ Amplifier XE とインテル® Advisor)

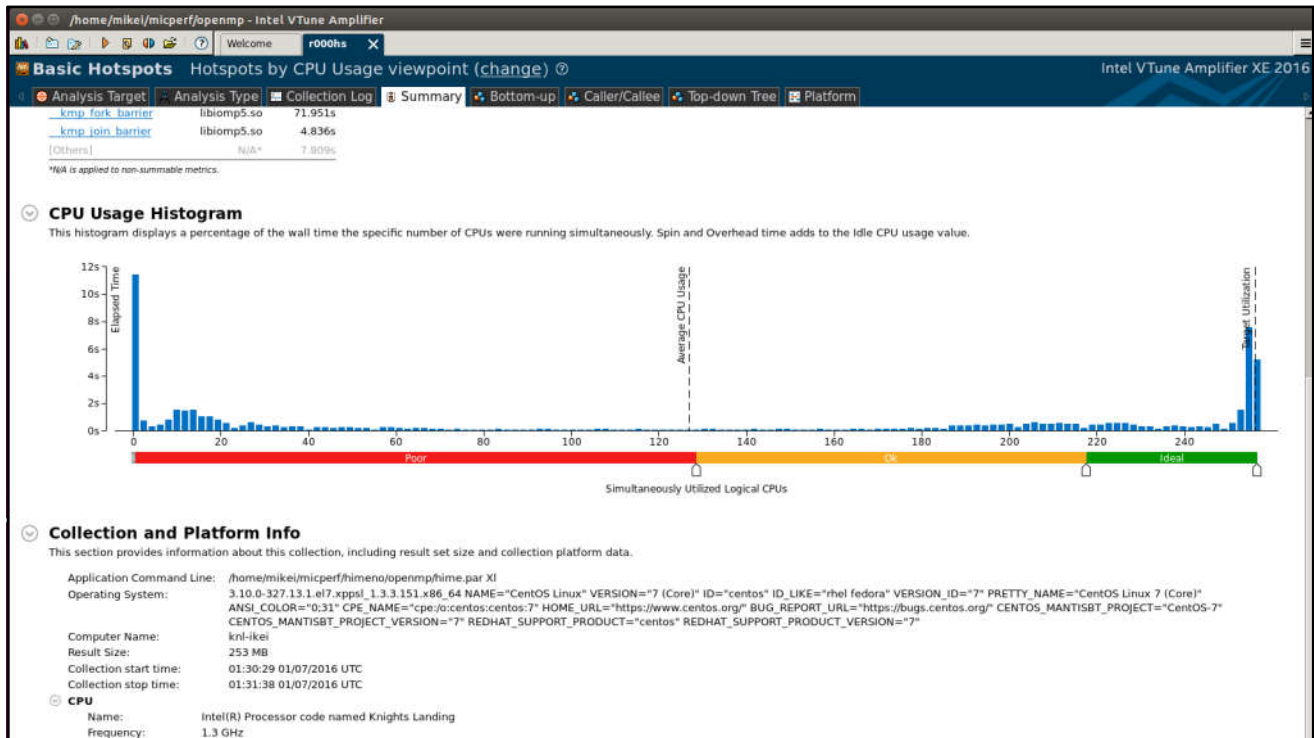
```
$ amplxe-gui
もしくは
$ amplxe-cl -collect hotspots -app-working-dir himeno/openmp
-- himeno/openmp/hime.par X1

$ advixe-gui
もしくは
$ advixe-cl -collect survey -no-support-multi-isa-binaries
-interval=10 -data-limit=100 -resume-after=0 -project-dir
micperf/himeno -- micperf/himeno/openmp/hime.par X1
```

© 2017 Intel Corporation. 無断での引用、転載を禁じます。Intel、インテル、Intel ロゴ、Intel Experience What's Inside、Intel Experience What's Inside ロゴ、Intel Inside、Intel Inside ロゴ、Xeon、Xeon Inside、Intel Xeon Phi、Optane、3D XPoint、VTune は、アメリカ合衆国および/またはその他の国における Intel Corporation の商標です。* その他の社名、製品名などは、一般に各社の表示、商標または登録商標です。



28



Elapsed time: 86.02s | Vectorized | Not Vectorized | FILTER: All Modules | All Sources | Loops | All Threads | Smart Mode

Higher instruction set architecture (ISA) available
 Consider recompiling your application using a higher ISA.

Function Call Sites and Loops	Vector Issues	Self Time	Total Time	Type	Why No Vectorization?	Vectorized Loops	Instruction Set Analysis
						Vect... Efficiency	Gal... VL (...)
[loop in jacobi\$omp\$parallel@279 at hi...	2 Assumed d...	18948...	18948...	Scalar	vector dependence ...		
[loop in jacobi\$omp\$parallel@279 at hi...	1 Opportunit...	82.246s	1885...	Scalar	inner loop was alrea...	SSE 100%	5.86x 4 NT-stores
[loop in jacobi\$omp\$parallel@279 at hi...	2 Assumed d...	39.721s	10987...	Scalar	vector dependence ...		
[loop in jacobi\$omp\$parallel@279 at hi...		0.690s	12871...	Scalar	inner loop was alrea...		
[loop in mat_set at himenoBMTxpa.c:252]		0.330s	0.330s	Vectorized (Body)		SSE 100%	4.84x 4 NT-stores
[loop in mat_set at himenoBMTxpa.c:252]		0.320s	0.320s	Vectorized (Body)		SSE 100%	4.84x 4 NT-stores
[loop in mat_set at himenoBMTxpa.c:252]		0.320s	0.320s	Vectorized (Body)		SSE 100%	4.84x 4 NT-stores
[loop in mat_set at himenoBMTxpa.c:252]		0.320s	0.320s	Vectorized (Body)		SSE 100%	4.84x 4 NT-stores

Source | Top Down | Loop Analytics | Loop Assembly | Recommendations | Compiler Diagnostic Details

File: himenoBMTxpa.c:291 jacobi\$omp\$parallel@279

Line	Source	Total Time	Loop Time	Traits
285	gosa = 0.0;			
286	}			
287	gosa1 = 0.0;			
288	#pragma omp for nowait	0.008s		
289	for(i=1 ; i<imax; i++)	1.349s	10,987.988	
290	for(j=1 ; j<jmax; j++)		10,987.988	
291	for(k=1 ; k<kmax; k++){	433.813s	10,948.100	
292	s0 = MR(a,0,i,j,k)*MR(p,0,i+1,j, k)	178.398s		
293	+ MR(a,1,i,j,k)*MR(p,0,i, j+1,k)	1,056.420s		
294	+ MR(a,2,i,j,k)*MR(p,0,i, j, k+1)	726.214s		
295	+ MR(b,0,i,j,k)	2.503s		
296	*(MR(p,0,i+1,j+1,k) - MR(p,0,i+1,j-1,k)	1,144.580s		
297	- MR(p,0,i-1,j+1,k) + MR(p,0,i-1,j-1,k))	682.515s		

ベクトル化のために pragma を追加

```

279 #pragma omp parallel shared(a,p,b,c,bnd,wrk1,wrk2,nn,imax,jmax,kmax,omega,gosa)
private(i,j,k,s0,ss,gosal,n)
280 {
281   for(n=0 ; n<nn ; n++){
282     #pragma omp barrier
283     #pragma omp master
284     {
285       gosa = 0.0;
286     }
287     gosal= 0.0;
288     #pragma omp for nowait
289     for(i=1 ; i<imax; i++)
290       for(j=1 ; j<jmax ; j++)
291         #pragma omp simd reduction(+:gosal)
292           for(k=1 ; k<kmax ; k++){
293             s0= MR(a,0,i,j,k) *MR(p,0,i+1,j, k)
294               + MR(a,1,i,j,k) *MR(p,0,i, j+1,k)
295               + MR(a,2,i,j,k) *MR(p,0,i, j, k+1)
296               + MR(b,0,i,j,k)
297               * ( MR(p,0,i+1,j+1,k) - MR(p,0,i+1,j-1,k)

```

© 2017 Intel Corporation. 無断での引用、転載を禁じます。Intel、インテル、Intel ロゴ、Intel Experience What's Inside、Intel Experience What's Inside ロゴ、Intel Inside、Intel Inside ロゴ、Xeon、Xeon Inside、Intel Xeon Phi、Optane、3D XPoint、VTune は、アメリカ合衆国および/またはその他の国における Intel Corporation の商標です。* その他の社名、製品名などは、一般に各社の表示、商標または登録商標です。



31

インテル® AVX-512 版のコンパイルと実行

```

$ icc -g -O2 -qopenmp -xMIC-AVX512 -qopt-streaming-stores always
-qopt-streaming-cache-evict=0 himeno2.c -o hime2.avx

```

```

$ ./hime2.avx X1

```

```

...

```

```

Wait for a while

```

```

cpu : 53.044081 sec.

```

```

Loop executed for 138 times

```

```

Gosa : 4.136810e-04

```

```

MFLOPS measured : 23513.231616

```

```

Score based on Pentium III 600MHz using Fortran 77: 283.839107

```

© 2017 Intel Corporation. 無断での引用、転載を禁じます。Intel、インテル、Intel ロゴ、Intel Experience What's Inside、Intel Experience What's Inside ロゴ、Intel Inside、Intel Inside ロゴ、Xeon、Xeon Inside、Intel Xeon Phi、Optane、3D XPoint、VTune は、アメリカ合衆国および/またはその他の国における Intel Corporation の商標です。* その他の社名、製品名などは、一般に各社の表示、商標または登録商標です。



32

The screenshot displays the Intel Advisor interface. The top section shows a table of function call sites and loops. The bottom section provides a detailed view of a specific loop, including its source code and performance metrics.

Function Call Sites and Loops	Vector Issues	Self Time	Total Time	Type	Why No Vectorization?	Vectorized Loops	Trip Counts	Instruction Set Analy...	
[loop in jacobiomp\$paralle@279 at himeno2.c:292]		4362...	4362...	Vectorized (Bo...		AVX... ~43%	13.72x	16; 32	FMA; NT-stores
[loop in jacobiomp\$paralle@279 at himeno2.c:320]		472.9...	472.9...	Vectorized (Bo...		AVX... ~97%	15.47x	16	NT-stores
[loop in jacobiomp\$paralle@279 at himeno2.c:290]	1 Opportunit...	151.3...	4513...	Scalar	inner loop was alrea...				Extracts; Permutes; S
[loop in jacobiomp\$paralle@279 at himeno2.c:319]	1 Opportunit...	24.644s	497.6...	Scalar	inner loop was alrea...				
[loop in mat_set at himeno2.c:252]	1 ineffective ...	0.340s	0.340s	Vectorized (Bo...		AVX... ~100%	16.45x	16; 1; 63	NT-stores
[loop in mat_set at himeno2.c:252]	1 ineffective ...	0.340s	0.340s	Vectorized (Bo...		AVX... ~100%	16.45x	16; 1; 63	NT-stores
[loop in mat_set at himeno2.c:252]	1 ineffective ...	0.330s	0.330s	Vectorized (Bo...		AVX... ~100%	16.45x	16; 1; 63; 1	NT-stores
[loop in mat_set at himeno2.c:252]	1 ineffective ...	0.330s	0.330s	Vectorized (Bo...		AVX... ~100%	16.45x	16; 1; 63	NT-stores
[loop in mat_set at himeno2.c:252]	1 ineffective ...	0.330s	0.330s	Vectorized (Bo...		AVX... ~100%	16.45x	63; 1	NT-stores
[loop in mat_set at himeno2.c:252]	1 ineffective ...	0.320s	0.320s	Vectorized (Bo...		AVX... ~100%	16.45x	63; 1; 1	NT-stores

Line	Source	Total Time	%	Loop Time	%	Traits
283	#pragma omp master					
284	{					
285	gosa = 0.0;					
286	}					
287	gosal= 0.0;	1.972s				Extra...
288	#pragma omp for nowait	0.066s				
289	for(i=1; i<imax; i++)			4,513.920s		
290	for(j=1; j<jmax; j++)	0.956s		4,513.850s		
291	#pragma omp simd reduction(+:gosal)					
292	for(k=1; k<kmax; k++){	31.664s		4,362.510s		
293	s0= MR(a,0,i,j,k)*MR(p,0,i+1,j, k)	51.509s				
294	+ MR(a,1,i,j,k)*MR(p,0,i, j+1,k)	316.897s				
295	+ MR(a,2,i,j,k)*MR(p,0,i, j, k+1)	122.109s				
296	+ MR(b,0,i,j,k)	47.648s				
297	*{ MR(p,0,i+1,j+1,k) - MR(p,0,i+1,j-1,k)	355.424s				
298	}	266.212s				
Selected (Total Time):		0.066s				

メモリー階層の確認

```
$ numactl -H
available: 2 nodes (0-1)
node 0 cpus: 0 1 2 3 4 5 6 7 8 9 10 11 12 13 14 15 16 17 18 19 20 21
22 23 24 25 26 27 28 29 30 31 32 33 34 35 36 37 38 39 40 41 42 43 44
...
212 213 214 215 216 217 218 219 220 221 222 223 224 225 226 227 228
229 230 231 232 233 234 235 236 237 238 239 240 241 242 243 244 245
246 247 248 249 250 251 252 253 254 255
node 0 size: 98200 MB
node 0 free: 92941 MB
node 1 cpus:
node 1 size: 16384 MB
node 1 free: 15897 MB
node distances:
node  0  1
  0:  10  31
  1:  31  10
```

高速メモリーでの実行

```
$ numactl -m 1 ./hime2.avx X1
...
mimax = 512 mjmax = 512 mkmax = 1024
imax = 511 jmax = 511 kmax =1023
  Start rehearsal measurement process.
  Measure the performance in 3 times.
...
cpu : 37.734588 sec.
Loop executed for 354 times
Gosa : 3.960919e-04
MFLOPS measured : 84787.887420
Score based on Pentium III 600MHz using Fortran 77: 1023.513851
```

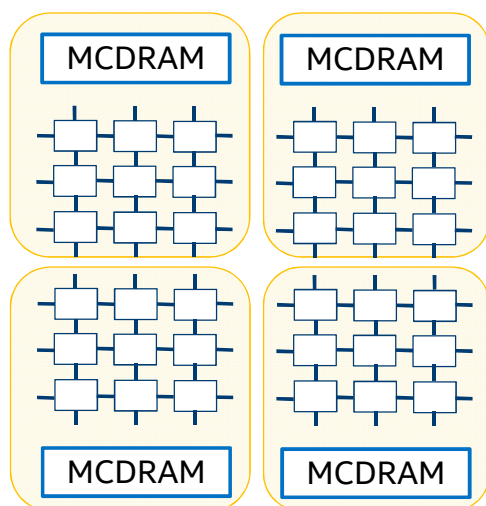
© 2017 Intel Corporation. 無断での引用、転載を禁じます。Intel、インテル、Intel ロゴ、Intel Experience What's Inside、Intel Experience What's Inside ロゴ、Intel Inside、Intel Inside ロゴ、Xeon、Xeon Inside、Intel Xeon Phi、Optane、3D XPoint、VTune は、アメリカ合衆国および/またはその他の国における Intel Corporation の商標です。* その他の社名、製品名などは、一般に各社の表示、商標または登録商標です。



35

Sub NUMA クラスタ

3. SNC-4 4 ソケットのマシン (コア数は 4 分の 1) として見える



```
$ numactl -H
available: 8 nodes (0-7)
node 0 cpus: 0 1 2 3 4 5 6 7 8 9 10 11 12 13 14 15 64 65...
node 0 size: 24452 MB
node 0 free: 22976 MB
node 1 cpus: 16 17 18 19 20 21 22 23 24 25 26 27 28 29 30 31 80 ...
node 1 size: 24576 MB
node 1 free: 23698 MB
node 2 cpus: 32 33 34 35 36 37 38 39 40 41 42 43 44 45 46 47 96 ...
node 2 size: 24576 MB
node 2 free: 23843 MB
node 3 cpus: 48 49 50 51 52 53 54 55 56 57 58 59 60 61 62 63 112 ...
...
node 4 cpus:
node 4 size: 4096 MB
node 4 free: 3982 MB
node 5 cpus:
...
node 7 cpus:
node 7 size: 4096 MB
node 7 free: 3982 MB
```

© 2017 Intel Corporation. 無断での引用、転載を禁じます。Intel、インテル、Intel ロゴ、Intel Experience What's Inside、Intel Experience What's Inside ロゴ、Intel Inside、Intel Inside ロゴ、Xeon、Xeon Inside、Intel Xeon Phi、Optane、3D XPoint、VTune は、アメリカ合衆国および/またはその他の国における Intel Corporation の商標です。* その他の社名、製品名などは、一般に各社の表示、商標または登録商標です。



36

MPI 版の姫野プログラムをハイブリッドに

```

370  integer,intent(in) :: nn
371  real(4),intent(inout) :: gosa
372  integer :: i,j,k,loop,ierr
373  real(4) :: s0,ss,wgosa
374  !
375  do loop=1,nn
376  gosa=0.0
377  wgosa=0.0
378  !$OMP PARALLEL DO SHARED (kmax,jmax,imax,nn,a,p,b,c,bnd,wrk1,wrk2) &
379  !$OMP PRIVATE (k,i,j,s0,ss) REDUCTION (+:wgosa)
380  do k=2,kmax-1
381  do j=2,jmax-1
382  do i=2,imax-1
383  s0=a(I,J,K,1)*p(I+1,J,K) &
384  +a(I,J,K,2)*p(I,J+1,K) &
385  +a(I,J,K,3)*p(I,J,K+1) &
386  +b(I,J,K,1)*(p(I+1,J+1,K)-p(I+1,J-1,K) &
387  -p(I-1,J+1,K)+p(I-1,J-1,K)) &
388  +b(I,J,K,2)*(p(I,J+1,K+1)-p(I,J-1,K+1) &
389  -p(I,J+1,K-1)+p(I,J-1,K-1)) &

```

© 2017 Intel Corporation. 無断での引用、転載を禁じます。Intel、インテル、Intel ロゴ、Intel Experience What's Inside、Intel Experience What's Inside ロゴ、Intel Inside、Intel Inside ロゴ、Xeon、Xeon Inside、Intel Xeon Phi、Optane、3D XPoint、VTune は、アメリカ合衆国および/またはその他の国における Intel Corporation の商標です。* その他の社名、製品名などは、一般に各社の表示、商標または登録商標です。



37

ハイブリッド版のコンパイルと実行

```

$ mpiifort -g -O2 -qopenmp -xMIC-AVX512 -qopt-streaming-stores
always -qopt-streaming-cache-evict=0 himeno4.f90 -o hime4.avx

```

```

$ mpiexec.hydra -n 32 numactl -m 4,5,6,7 ./hime4.avx

```

...

```

The loop will be excuted in          449  times.
This will take about one minute.
Wait for a while.
Loop executed for          449  times
Gosa :  3.9046595E-04
MFLOPS:  112741.823597780          time(s):  35.9941120147705
Score based on Pentium III 600MHz :  1360.959

```

© 2017 Intel Corporation. 無断での引用、転載を禁じます。Intel、インテル、Intel ロゴ、Intel Experience What's Inside、Intel Experience What's Inside ロゴ、Intel Inside、Intel Inside ロゴ、Xeon、Xeon Inside、Intel Xeon Phi、Optane、3D XPoint、VTune は、アメリカ合衆国および/またはその他の国における Intel Corporation の商標です。* その他の社名、製品名などは、一般に各社の表示、商標または登録商標です。



38

高速メモリーをプログラムから使用する方法 (F90)

```

module pres
  implicit none
  real(4),dimension(:,:,:),allocatable :: p
  !DEC$ ATTRIBUTES FASTMEM :: p
end module pres
!
module mtrx
  implicit none
  real(4),dimension(:,:,:),allocatable :: a,b,c
  !DEC$ ATTRIBUTES FASTMEM :: a,b,c
end module mtrx
!
```

高速メモリーをプログラムから使用する方法 (C)

```

...
#include <hbwmalloc.h>
...
Mat->m= NULL;
Mat->m= (float*)
    hbw_malloc(mnums * mrows * mcols * mdeps * sizeof(float));

return(Mat->m != NULL) ? 1:0;
}

void
clearMat(Matrix* Mat)
{
    if(Mat->m)
        hbw_free(Mat->m);
    Mat->m= NULL;
    Mat->mnums= 0;
}
```

KNL⁺ プログラミングのまとめ

項目	利用するツールなど	考察
1. スレッド化	OpenMP*	OpenMP* を使用してコア数×4のスレッドを活用
2. ベクトル化	SIMD pragma	インテル® AVX-512 により 512b の VPU を活用
3. ブロック化	(MPIによる分割)	
4. キャッシュ	クラスターモード	FLAT かキャッシュか? AllToAll, Quadrant, SNC4?
5. ファブリック	MPI	インテル® OPA などの高速ファブリックを利用
6. データレイアウト	メモリー階層	Numactl や FASTMEM, HBMALLOC を利用

© 2017 Intel Corporation. 無断での引用、転載を禁じます。Intel、インテル、Intel ロゴ、Intel Experience What's Inside、Intel Experience What's Inside ロゴ、Intel Inside、Intel Inside ロゴ、Xeon、Xeon Inside、Intel Xeon Phi、Optane、3D XPoint、VTune は、アメリカ合衆国および/またはその他の国における Intel Corporation の商標です。* その他の社名、製品名などは、一般に各社の表示、商標または登録商標です。

† 開発コード名



41

LEGAL DISCLAIMERS

INFORMATION IN THIS DOCUMENT IS PROVIDED IN CONNECTION WITH INTEL PRODUCTS. NO LICENSE, EXPRESS OR IMPLIED, BY ESTOPPEL OR OTHERWISE, TO ANY INTELLECTUAL PROPERTY RIGHTS IS GRANTED BY THIS DOCUMENT. EXCEPT AS PROVIDED IN INTEL'S TERMS AND CONDITIONS OF SALE FOR SUCH PRODUCTS, INTEL ASSUMES NO LIABILITY WHATSOEVER AND INTEL DISCLAIMS ANY EXPRESS OR IMPLIED WARRANTY, RELATING TO SALE AND/OR USE OF INTEL PRODUCTS INCLUDING LIABILITY OR WARRANTIES RELATING TO FITNESS FOR A PARTICULAR PURPOSE, MERCHANTABILITY, OR INFRINGEMENT OF ANY PATENT, COPYRIGHT OR OTHER INTELLECTUAL PROPERTY RIGHT.

Software and workloads used in performance tests may have been optimized for performance only on Intel microprocessors. Performance tests, such as SYSmark and MobileMark, are measured using specific computer systems, components, software, operations and functions. Any change to any of those factors may cause the results to vary. You should consult other information and performance tests to assist you in fully evaluating your contemplated purchases, including the performance of that product when combined with other products. For more information go to <http://www.intel.com/performance>

Relative performance is calculated by assigning a baseline value of 1.0 to one benchmark result, and then dividing the actual benchmark result for the baseline platform into each of the specific benchmark results of each of the other platforms, and assigning them a relative performance number that correlates with the performance improvements reported.

Intel does not control or audit the design or implementation of third party benchmarks or Web sites referenced in this document. Intel encourages all of its customers to visit the referenced Web sites or others where similar performance benchmarks are reported and confirm whether the referenced benchmarks are accurate and reflect performance of systems available for purchase.

Intel® Turbo Boost Technology requires a Platform with a processor with Intel Turbo Boost Technology capability. Intel Turbo Boost Technology performance varies depending on hardware, software and overall system configuration. Check with your platform manufacturer on whether your system delivers Intel Turbo Boost Technology. For more information, see <http://www.intel.com/technology/turboboost>

Intel processor numbers are not a measure of performance. Processor numbers differentiate features within each processor series, not across different processor sequences. See http://www.intel.com/products/processor_number for details. Intel products are not intended for use in medical, life saving, life sustaining, critical control or safety systems, or in nuclear facility applications. All dates and products specified are for planning purposes only and are subject to change without notice

Intel product plans in this presentation do not constitute Intel plan of record product roadmaps. Please contact your Intel representative to obtain Intel's current plan of record product roadmaps. Product plans, dates, and specifications are preliminary and subject to change without notice

Intel® Advanced Vector Extensions (Intel® AVX)* provides higher throughput to certain processor operations. Due to varying processor power characteristics, utilizing AVX instructions may cause a) some parts to operate at less than the rated frequency and b) some parts with Intel® Turbo Boost Technology 2.0 to not achieve any or maximum turbo frequencies. Performance varies depending on hardware, software, and system configuration and you can learn more at <http://www.intel.com/go/turbo>.

Any difference in system hardware or software design or configuration may affect actual performance

Copyright © 2016 Intel Corporation. All rights reserved. Intel, the Intel logo, Xeon, Xeon logo, Xeon Phi, and Xeon Phi logo are trademarks of Intel Corporation in the U.S. and/or other countries. All dates and products specified are for planning purposes only and are subject to change without notice.

*Other names and brands may be claimed as the property of others.

© 2017 Intel Corporation. 無断での引用、転載を禁じます。Intel、インテル、Intel ロゴ、Intel Experience What's Inside、Intel Experience What's Inside ロゴ、Intel Inside、Intel Inside ロゴ、Xeon、Xeon Inside、Intel Xeon Phi、Optane、3D XPoint、VTune は、アメリカ合衆国および/またはその他の国における Intel Corporation の商標です。* その他の社名、製品名などは、一般に各社の表示、商標または登録商標です。



42

OPTIMIZATION NOTICE

Optimization Notice

Intel's compilers may or may not optimize to the same degree for non-Intel microprocessors for optimizations that are not unique to Intel microprocessors. These optimizations include SSE2, SSE3, and SSSE3 instruction sets and other optimizations. Intel does not guarantee the availability, functionality, or effectiveness of any optimization on microprocessors not manufactured by Intel. Microprocessor-dependent optimizations in this product are intended for use with Intel microprocessors. Certain optimizations not specific to Intel microarchitecture are reserved for Intel microprocessors. Please refer to the applicable product User and Reference Guides for more information regarding the specific instruction sets covered by this notice.

Notice revision #20110804

